

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-129481

(43)Date of publication of application : 16.05.1997

---

(51)Int.Cl. H01G 4/12  
C04B 35/638  
H01G 4/30

---

(21)Application number : 07-278797 (71)Applicant : MATSUSHITA  
ELECTRIC IND CO  
LTD

(22)Date of filing : 26.10.1995 (72)Inventor : HIRATE KOJI  
IGUCHI TAKASHI  
OKINAKA YOICHI

---

## (54) MANUFACTURE OF LAMINATED CERAMIC ELECTRONIC COMPONENT

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To enable a laminated ceramic electronic component to be protected against inner structural defects and enhanced in reliability by a method wherein a debinder process is carried out in a temperature rising stage in such an atmosphere that an electrode metal layer is not oxidized and then carried out in a temperature falling stage below such a temperature that the electrode metal layer is not oxidized in the air.

**SOLUTION:** Electrode paste of Pd powder is printed on a ceramic green sheet, and ceramic layers and electrode metal layers are alternately laminated for the formation of a green chip. The green chips are put in an alumina sheath and subjected to a debinder process. A debinder process is carried out, in such an atmosphere that an electrode metal layer is not oxidized in a temperature rising stage and then carried out below such a temperature that the electrode metal layer is not oxidized in the air in a temperature falling stage. The amount of residual carbon in the chip ranges from 0.4 to 0.76wt%.

---

## LEGAL STATUS

[Date of request for examination] 18.11.1999

[Date of sending the examiner's  
decision of rejection]

[Kind of final disposal of application  
other than the examiner's decision  
of rejection or application  
converted registration]

[Date of final disposal for  
application]

[Patent number] 3239718

[Date of registration] 12.10.2001

[Number of appeal against  
examiner's decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-129481

(43) 公開日 平成9年(1997)5月16日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 G 4/12	3 6 4		H 0 1 G 4/12	3 6 4
C 0 4 B 35/638			4/30	3 1 1 Z
H 0 1 G 4/30	3 1 1		C 0 4 B 35/64	3 0 1

審査請求 未請求 請求項の数2 O L (全 4 頁)

(21) 出願番号 特願平7-278797

(22) 出願日 平成7年(1995)10月26日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 平手 晃司

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 井口 隆

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 沖中 庸一

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

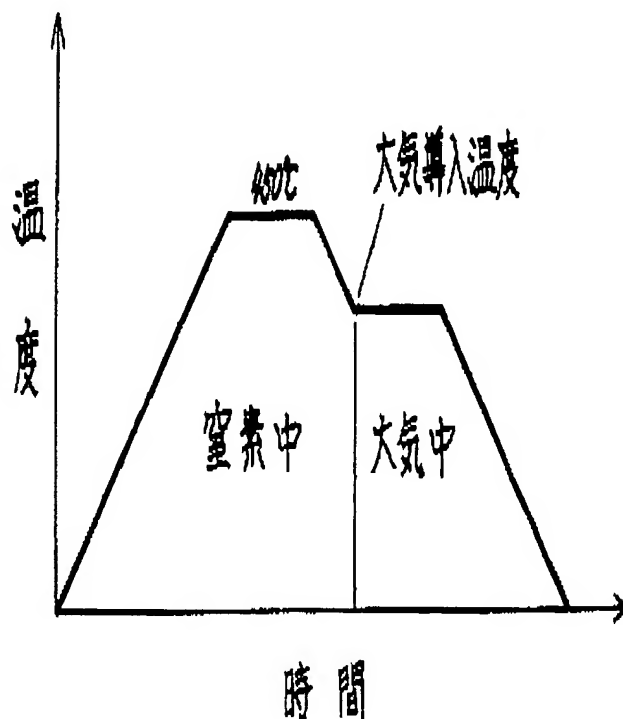
(74) 代理人 弁理士 滝本 智之 (外1名)

(54) 【発明の名称】 積層セラミック電子部品の製造方法

(57) 【要約】

【課題】 金属電極層とセラミック層が交互に積層された積層セラミック電子部品において内部構造欠陥を抑制し、かつ絶縁性の低下のない優れた電気特性を有する製品を提供することを目的とする。

【解決手段】 脱バインダー処理の降温時、電極金属層が大気中で酸化される温度までは電極金属が酸化されない雰囲気中で処理し、その後の電極金属が大気中で酸化されない温度以下においては、大気中で処理する。



【特許請求の範囲】

【請求項 1】 セラミック層と電極金属層が交互に複数層積層された積層セラミック電子部品の脱バインダー処理工程において、昇温過程は前記電極金属層が酸化されない雰囲気中で処理し、その後の降温過程において前記電極金属層が大気中で酸化されない程度の温度域まで降温した後は大気中で処理することを特徴とする積層セラミック電子部品の製造方法。

【請求項 2】 脱バインダー後のセラミック中の残存カーボン量が 0.4～0.76wt%であることを特徴とする請求項 1 記載の積層セラミック電子部品の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は主として積層セラミックコンデンサなどの積層セラミック電子部品の製造方法に関するものである。

【0002】

【従来の技術】 従来、Pd あるいは Pd を主成分とする合金を電極金属層として用いる、一体焼結タイプの積層セラミック電子部品は大気中で焼成されていた。しかしながら、大気中の焼成では、内部電極の酸化膨脹による内部構造欠陥が発生し易く、これを解決するために、脱バインダー処理工程においては Pd が酸化しない雰囲気中で処理する方法が取られるようになった。

【0003】

【発明が解決しようとする課題】 しかしながら、Pd が酸化されない雰囲気中で脱バインダー処理を行うと、バインダーの分解が不十分となり残存カーボンが多くなり、その結果焼結後に内部構造欠陥はないものの電気特性において性能を低下させるという問題を有していた。

【0004】 本発明は、前記従来の問題点を解決するもので、内部構造欠陥を抑制するとともに、信頼性のある積層セラミックコンデンサなどの積層セラミック電子部品を提供することを目的とする。

【0005】

【課題を解決するための手段】 この目的を達成するために本発明の製造方法は、脱バインダー処理工程の昇温過程では電極金属層が酸化されない雰囲気中で処理し、その後の降温過程において電極金属層が大気中で酸化されない温度以下の温度域では大気中で処理し、これにより初期の目的を達成するものである。

【0006】

【発明の実施の形態】 本発明の請求項 1 に記載の処理方

法では、脱バインダー処理工程の昇温過程では電極金属層が酸化されない雰囲気中で処理し、その後の降温過程において電極金属層が大気中で酸化されない温度以下は大気中で処理することによりバインダーが適度に燃焼する。したがって焼成前までに電極金属層の酸化を防ぎ、かつカーボンの残留を十分に減らすことができ、その結果として焼成過程において電極金属層が大気中で酸化される温度域を不活性雰囲気中で焼成することが出来るようになり、またそのようにしても焼結体に残留カーボンが少なく、絶縁性の低下を抑制できるとともに、内部欠陥の発生も防止することができる。

【0007】（実施形態 1） 以下、本発明の実施形態 1 について説明する。まずチタン酸バリウムを主成分とする誘電体粉末と有機バインダーよりなる 13μm 厚のセラミックグリーンシートを作製し、金属成分として平均粒径 0.4μm の Pd 粉を用いた電極ペーストを前記グリーンシートに 3μm 厚で印刷し、これによりセラミック層と電極金属層を交互に積層し、有効層 50 層からなるグリーンチップを作製した。このグリーンチップは静電気により表面に融着防止材を付着させて、表面をジルコニヤコーティングしたアルミナ質サヤに 10mm の高さまでサヤ詰めを行い、これを以下の（1）（2）の条件で脱バインダー処理を行った。そしてこの脱バインダー処理後、900℃まで窒素中、それ以上 1320℃までと降温過程は大気中で焼成を行った。この焼成工程の昇温速度は 200℃/hr とした。

【0008】（脱バインダー処理条件）

（1）図 2 のごとく昇温、降温とも窒素中で最高温度 450℃で 2 時間保持。

【0009】（2）図 1 のごとく昇温過程の室温から最高温度 450℃までの昇温と最高温度 450℃での 2 時間保持と、降温過程の 450℃から 300℃までは窒素中、300℃において大気中で 2 時間保持しそのまま大気中で降温。

【0010】 なおこの脱バインダー処理実験ではいずれも昇温速度は 100℃/hr とした。

【0011】 脱バインダー後のチップ中の残留カーボン量、焼成後の内部構造欠陥発生率、さらに焼結体に外部電極を付与してからの絶縁抵抗の測定を行った。なお残留カーボン量は赤外線吸収法により測定し、内部構造欠陥と絶縁抵抗の評価にはそれぞれ 30 個の試料を用いた。その結果を（表 1）に示す。

【0012】

【表 1】

脱バインダー条件	残存カーボン量値 (wt%)	内部構造欠陥発生率 (%)	絶縁抵抗 10 <sup>6</sup> ・10 <sup>9</sup> 以下発生率
(1) 窒素中	1.14	0	2.2
(2) 窒素+大気(300℃)	0.61	0	0

【0013】（表1）から明らかなように条件1及び2では、ともに内部構造欠陥は発生しないものの条件1では絶縁抵抗の低下が見られるのに対し、条件2では良好な絶縁抵抗結果を示す。この結果からも脱バインダー処理を窒素中のみで行った場合はバインダー除去が不十分であることが判る。

【0014】（実施形態2）実施形態1に使用したと同じグリーンチップを用い、脱バインダー処理工程において、昇温過程で室温から最高温度450℃までの昇温と、最高温度450℃での2時間保持と、降温過程の次

に示す温度までを窒素中、（1）200℃（2）250℃（3）280℃（4）320℃（5）330℃で行い、それぞれその後大気中で脱バインダー処理を行った。この実験においても昇温速度は100℃/hrとした。またその後チップ焼成条件は実施形態1と同じ条件で行った。そして実施形態1と同様に残留カーボン量、内部構造欠陥発生率及び絶縁抵抗を評価した。その結果を（表2）に示す。

【0015】

【表2】

昇温速度 （℃/hr）	残留カーボン量 （wt %）	内部構造欠陥発生率 （%）	絶縁抵抗 10 <sup>12</sup> Ω以下発生率
(1) 200℃	1.13	0	2.2
(2) 250℃	1.04	0	2.0
(3) 280℃	0.76	0	0
(4) 320℃	0.40	0	0
(5) 330℃	0.30	71.6	—

【0016】（表2）から判るように、条件1～4ではいずれも内部構造欠陥の発生率は0であった。また条件1と条件2では絶縁抵抗の劣化が見られる。さらに条件3及び4においては絶縁抵抗劣化は発生していない。条件5では内部構造欠陥が発生した。この結果から、内部構造欠陥がなく絶縁抵抗が良好な製品を得るためには、脱バインダー後の残留カーボン量が0.4～0.76wt%の範囲が適していることが、また大気中開放するのは320℃以下が適していることが判る。

【0017】（実施形態3）実施形態1に使用したと同じグリーンチップを用い、以下に示す昇温速度で脱バイ

ンダー処理を行った。

【0018】（1）昇温速度を50℃/hrとし、昇温・降温とも窒素中

（2）昇温速度を25℃/hrとし、昇温・降温とも窒素中

その後チップ焼成条件は実施形態1と同じ条件にて処理した。実施形態1と同様に残留カーボン量、内部構造欠陥発生率及び絶縁抵抗を評価したその結果を（表3）に示す。

【0019】

【表3】

昇温速度 （℃/hr）	残留カーボン量 （wt %）	内部構造欠陥発生率 （%）	絶縁抵抗 10 <sup>12</sup> Ω以下発生率
(1) 昇温50℃/hr	1.10	0	1.5
(2) 昇温25℃/hr	1.05	0	0.4

【0020】（表3）から判るように、条件1～2のいずれも内部欠陥は発生していないが、条件1の方法では絶縁抵抗の劣化が発生し、条件2の方法では絶縁抵抗の劣化は若干向上するが十分でない。この結果から脱バインダー処理を行う場合、単に昇温速度を遅くし時間をかけるのみでは脱バインダー処理が不十分なことが判る。

【0021】以上のように、電極金属層とセラミック層の一体焼結タイプの積層セラミック電子部品は、各種有機バインダーを多く含んでいるため工業的に大量処理する場合、電極金属層を酸化させずにバインダー除去の効果を得るには、脱バインダー処理を不活性雰囲気中のみでの処理では、効率的に十分に燃焼除去することが困難である。これを解決するため本発明の上記実施形態で脱バインダー処理工程において、昇温時の室温から最高温

度までと、降温時の最高温度から320℃までは不活性雰囲気中で、それ以下は大気中で処理することとしたものである。これによって工業的に大量処理する場合においても内部構造欠陥の発生を抑制できるとともに、絶縁性の低下も防げ、優れたセラミック電子部品の提供が可能となる。また脱バインダー処理工程を不活性雰囲気中で長時間かけてバインダーを除去することも可能であると思われるが、経済性の面から好ましくない。さらに本実施形態において電極金属にPdを使用したか、PdのかわりにNiなどの金属を用いた場合においても同様な効果が得られることは言うまでもない。

【0022】

【発明の効果】以上のように本発明による製造方法は、セラミック層と電極金属層が交互に積層されたものの、

脱バインダー処理の際に昇温時は電極金属層が酸化されない雰囲気中で処理し、その後の降温時の電極金属が大気中で酸化されない温度以下においては大気中で処理することにより、内部構造欠陥の発生を抑制し、かつ絶縁抵抗の低下のない、特性のよい積層セラミック電子部品

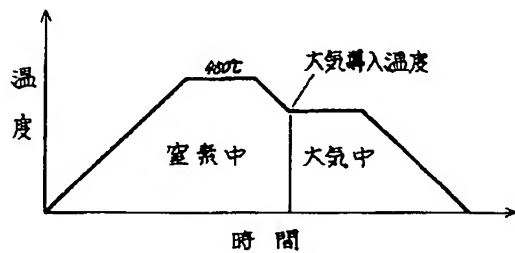
を提供することが可能となるものである。

【図面の簡単な説明】

【図1】本発明の実施形態1の脱バインダー処理時の処理条件を示す図

【図2】従来の脱バインダー処理時の処理条件を示す図

【図1】



【図2】

